

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/000086

International filing date: 06 January 2005 (06.01.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-015926
Filing date: 23 January 2004 (23.01.2004)

Date of receipt at the International Bureau: 03 March 2005 (03.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

11.01.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 1月23日
Date of Application:

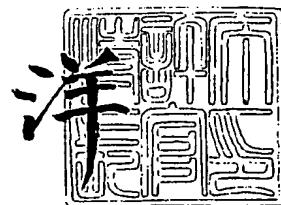
出願番号 特願2004-015926
Application Number:
[ST. 10/C]: [JP2004-015926]

出願人 松下電器産業株式会社
Applicant(s):

2005年 2月17日

特許庁長官
Commissioner,
Japan Patent Office

小川



出証番号 出証特2005-3011512

【書類名】 特許願
【整理番号】 2037650021
【提出日】 平成16年 1月23日
【あて先】 特許庁長官殿
【国際特許分類】 G11B 20/14
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 毛利 浩喜
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 山本 明
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100081813
【弁理士】
【氏名又は名称】 早瀬 憲一
【電話番号】 06(6395)3251
【手数料の表示】
【予納台帳番号】 013527
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9600402

【書類名】特許請求の範囲

【請求項1】

P R M L (Partial Response Maximum Likelihood) 方式で信号を処理する信号処理装置において、

アナログ信号をデジタル信号に変換するA/D変換器と、

前記A/D変換器に接続され、信号の特定帯域を増幅しクロック抽出系のデータを最適化する第1の波形等化器と、

前記A/D変換器に接続され、信号の特定帯域を増幅するとともに波形等化を行ないデータ処理系のデータを最適化する第2の波形等化器と、

前記第1の波形等化器に接続された、再生クロックを抽出するタイミングリカバリロジック回路と、

前記第2の波形等化器に接続され、データを復号する復号手段とを備える、

ことを特徴とする信号処理装置。

【請求項2】

記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、

前記可変利得器に接続され、特定帯域の信号を除去するフィルタ手段と、

前記フィルタ手段に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、

前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランスバーサルフィルタと、

前記A/D変換器に接続される自動利得制御器と、

前記A/D変換器に接続され、波形等化を行なう波形等化器と、

前記波形等化器に接続され、ベースライン制御を行なう制御手段と、

前記適応型トランスバーサルフィルタに接続され、L M S (Least Mean Square) アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、

前記適応型トランスバーサルフィルタに接続され、最尤復号を行なう復号手段と、

前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備える、

ことを特徴とする信号処理装置。

【請求項3】

記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、

前記可変利得器に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、

前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランスバーサルフィルタと、

前記A/D変換器に接続される自動利得制御器と、

前記A/D変換器に接続され、波形等化を行なう波形等化器と、

前記波形等化器に接続され、ベースライン制御を行なう制御手段と、

前記適応型トランスバーサルフィルタに接続され、L M S (Least Mean Square) アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、

前記適応型トランスバーサルフィルタに接続され、最尤復号を行なう復号手段と、

前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備える、

ことを特徴とする信号処理装置。

【請求項4】

請求項2に記載の信号処理装置において、

前記フィルタは、3次以下の次数で構成されたローパスフィルタである、

ことを特徴とする信号処理装置。

【請求項 5】

請求項 1 ないし 3 のいずれかに記載の信号処理装置において、
前記波形等化器は、構成するフィルタのタップ係数値が可変で、その増幅度を自由に細
かく設定可能なものである、
ことを特徴とする信号処理装置。

【請求項 6】

請求項 1 に記載の信号処理装置において、
前記第 1 の波形等化器及び第 2 の波形等化器は、入力信号に対して等化係数に応じたフ
ィルタ処理を行なう適応型トランスバーサルフィルタで構成される、
ことを特徴とする信号処理装置。

【請求項 7】

請求項 1 ないし 3 のいずれかに記載の信号処理装置において、
前記 A/D 変換器の垂直分解能は、7 ビット以下である、
ことを特徴とする信号処理装置。

【請求項 8】

請求項 1 ないし 3 のいずれかに記載の信号処理装置において、
前記復号手段は、ビタビアルゴリズムを用いた復号回路である、
ことを特徴とする信号処理装置。

【請求項 9】

請求項 1 ないし 3 のいずれかに記載の信号処理装置において、
ジッタ値を算出し、前記算出されたジッタ値に基づいて、前記波形等化器の増幅度合い
を自動的に調整する調整手段を備える、
ことを特徴とする信号処理装置。

【請求項 10】

請求項 2 または 3 のいずれかに記載の信号処理装置において、
前記記録媒体は、光ディスクメディアである、
ことを特徴とする信号処理装置。

【請求項 11】

請求項 2 または 3 のいずれかに記載の信号処理装置において、
前記記録媒体は、磁気ディスクメディアである、
ことを特徴とする信号処理装置。

【請求項 12】

請求項 2 または 3 のいずれかに記載の信号処理装置において、
前記記録媒体は、半導体メモリである、
ことを特徴とする信号処理装置。

【請求項 13】

P R M L (Partial Response Maximum Likelihood) 方式を用いる信号処理方法におい
て、
時間軸方向のデータ最適化と、振幅方向のデータ最適化とを、それぞれ異なる波形等化
器を用いて行なう、
ことを特徴とする信号処理方法。

【書類名】明細書

【発明の名称】信号処理装置、及び信号処理方法

【技術分野】

【0001】

本発明は、信号処理装置、及び信号処理方法に関し、特に、光ディスク、磁気ディスク、半導体メモリなどの記録媒体から読み出された情報を、高精度に抽出するものに関するものである。

【背景技術】

【0002】

近年、光ディスク記憶装置、磁気記録記憶装置、半導体メモリ記憶装置など、デジタル情報を記録する記憶装置が広く活用され、記録密度が年々高密度化してきている。このような記録媒体に記録された情報を誤ることなく再生するために、現在まで様々な信号処理技術の検討がなされており、例えばPRML (Partial Response Maximum Likelihood) 方式がよく知られている（例えば、非特許文献1参照）。

【0003】

これらPRML方式では、記録媒体から読み出した信号に対し、まずアナログフィルタにより特定帯域の信号の除去と増幅を行なっていた。これは、雑音を除去するとともに、高周波信号の読み出しには正確に振幅を得ることができないため特定帯域の信号を増幅する必要があったためである。

【0004】

図5は、従来の信号処理装置を示すブロック図である。

図5に示されるように、従来の信号処理装置は、記録媒体101、可変利得器（VGA: Variable Gain Amplifier）102、アナログフィルタであるローパスフィルタ（LPF: Low Pass Filter）103、A/D変換器104、自動利得制御器（AGC: Auto Gain Control）105、波形等化器（DEQ: Digital Equalizer）106、ベースライン調整器107、適応型トランスバーサルフィルタ（FIR: Finite Impulse Response）108、ビタビアルゴリズムを用いて誤り訂正を行なうビタビ復号器109、最小自乗平均処理を行なうLMS（Least Mean Square）110、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路であるタイミングリカバリロジック（TRL: Timing Recovery Logic）111、D/A変換器112、及び電圧制御発振器（VCO: Voltage Controlled Oscillator）113から構成される。

【0005】

以下に、動作について説明する。

記録媒体101から読み出された信号は、可変利得器102、自動利得制御器105によってその振幅が所望の大きさになるように調節され、ローパスフィルタ103にて高域雑音除去される。ローパスフィルタ103にて高域雑音を除去された信号は、A/D変換器104でデジタル信号に変換され、波形等化器106で特定帯域が増幅される。A/D変換器104におけるサンプリングのタイミングは、タイミングリカバリロジック111、D/A変換器112、及び電圧制御発振器113で抽出された再生クロックに規定される。適応型トランスバーサルフィルタ108は、波形等化器106で増幅された信号をPR (Partial Response) 波形等化する。このときLMS110は、最小自乗平均演算を行ない、等化誤差を算出して誤差が小さくなるように適応型トランスバーサルフィルタ108のタップ係数を調節する。このPR波形等化された信号は、ビタビ復号器109にて復号される。

【非特許文献1】三田誠一著、「信号処理技術の最前線」、エレクトロニクス、オーム社、1999年9月号

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述のような従来の信号処理装置、及び信号処理方法は、一つの波形等化器で時間軸方

向の最適化と振幅方向の最適化とを同時に行なっており、ジッタ値を良好にしようとして増幅度を上げる処理を行なうと、雑音増幅等によりPR波形等化に悪影響を及ぼす場合があり、ジッタ値が最適値になつてもそれに比例してエラー率を低減することができないことがあるという問題があつた。

【0007】

本発明は、上記のような従来の問題点を解決するためになされたものであり、ジッタ成分の低減と、エラー率の低減とを同時に行なうことのできる信号処理装置、及び信号処理方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明の請求項1に係る信号処理装置は、PRML (Partial Response Maximum Likelihood) 方式で信号を処理する信号処理装置において、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、信号の特定帯域を増幅しクロック抽出系のデータを最適化する第1の波形等化器と、前記A/D変換器に接続され、信号の特定帯域を増幅するとともに波形等化を行ないデータ処理系のデータを最適化する第2の波形等化器と、前記第1の波形等化器に接続された、再生クロックを抽出するタイミングリカバリロジック回路と、前記第2の波形等化器に接続され、データを復号する復号手段とを備えるものである。

【0009】

本発明の請求項2に係る信号処理装置は、記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、前記可変利得器に接続され、特定帯域の信号を除去するフィルタ手段と、前記フィルタ手段に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランസバーサルフィルタと、前記A/D変換器に接続される自動利得制御器と、前記A/D変換器に接続され、波形等化を行なう波形等化器と、前記波形等化器に接続され、ベースライン制御を行なう制御手段と、前記適応型トランസバーサルフィルタに接続され、LMS (Least Mean Square) アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、前記適応型トランಸバーサルフィルタに接続され、最尤復号を行なう復号手段と、前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備えるものである。

【0010】

本発明の請求項3に係る信号処理装置は、記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、前記可変利得器に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランಸバーサルフィルタと、前記A/D変換器に接続される自動利得制御器と、前記A/D変換器に接続され、波形等化を行なう波形等化器と、前記波形等化器に接続され、ベースライン制御を行なう制御手段と、前記適応型トランಸバーサルフィルタに接続され、LMS (Least Mean Square) アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、前記適応型トランಸバーサルフィルタに接続され、最尤復号を行なう復号手段と、前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備えるものである。

【0011】

本発明の請求項4に係る信号処理装置は、請求項2に記載の信号処理装置において、前記フィルタが、3次以下の次数で構成されたローパスフィルタであるものとしたものである。

【0012】

本発明の請求項5に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記波形等化器が、構成するフィルタのタップ係数値が可変で、その増幅度を自由に細かく設定可能なものであるものとしたものである。

【0013】

本発明の請求項6に係る信号処理装置は、請求項1に記載の信号処理装置において、前記第1の波形等化器及び第2の波形等化器が、入力信号に対して等化係数に応じたフィルタ処理を行なう適応型トランスバーサルフィルタで構成されるものとしたものである。

【0014】

本発明の請求項7に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記A/D変換器の垂直分解能が、7ビット以下であるものとしたものである。

【0015】

本発明の請求項8に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記復号手段が、ビタビアルゴリズムを用いた復号回路であるものとしたものである。

【0016】

本発明の請求項9に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、ジッタ値を算出し、前記算出されたジッタ値に基づいて、前記波形等化器の増幅度合いを自動的に調整する調整手段を備えるものとしたものである。

【0017】

本発明の請求項10に係る信号処理装置は、請求項2または3のいずれかに記載の信号処理装置において、前記記録媒体が、光ディスクメディアであるものとしたものである。

【0018】

本発明の請求項11に係る信号処理装置は、請求項2または3のいずれかに記載の信号処理装置において、前記記録媒体が、磁気ディスクメディアであるものとしたものである。

【0019】

本発明の請求項12に係る信号処理装置は、請求項2または3のいずれかに記載の信号処理装置において、前記記録媒体が、半導体メモリであるものとしたものである。

【0020】

本発明の請求項13に係る信号処理方法は、PRML (Partial Response Maximum Likelihood) 方式を用いる信号処理方法において、時間軸方向のデータ最適化と、振幅方向のデータ最適化とを、それぞれ異なる波形等化器を用いて行なうものである。

【発明の効果】

【0021】

本発明の請求項1に係る信号処理装置は、PRML (Partial Response Maximum Likelihood) 方式で信号を処理する信号処理装置において、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、信号の特定帯域を増幅しクロック抽出系のデータを最適化する第1の波形等化器と、前記A/D変換器に接続され、信号の特定帯域を増幅するとともに波形等化を行ないデータ処理系のデータを最適化する第2の波形等化器と、前記第1の波形等化器に接続された、再生クロックを抽出するタイミングゲリカバリロジック回路と、前記第2の波形等化器に接続され、データを復号する復号手段とを備えるので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0022】

本発明の請求項2に係る信号処理装置は、記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、前記可変利得器に接続され、特定帯域の信号を除去するフィルタ手段と、前記フィルタ手段に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランスバーサルフィルタと、前記A/D変換器に接続される自動利得制御器と、前記A/D変換器に接続され、波形等化を行なう波形等化器と、前記波形等化器に接続され、ペースライン制御を行なう制御手段と、前記適応型トランスバーサルフィルタに接続され、LMS (Least Mean Square) アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、前記適応型トランスバーサルフィルタ

ルタに接続され、最尤復号を行なう復号手段と、前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備えるので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0023】

本発明の請求項3に係る信号処理装置は、記録媒体から読み出された信号の振幅が所望の大きさになるように自動調節する可変利得器と、前記可変利得器に接続され、アナログ信号をデジタル信号に変換するA/D変換器と、前記A/D変換器に接続され、再生信号の波形等化を行なうとともに特定帯域の信号を増幅する適応型トランスバーサルフィルタと、前記A/D変換器に接続される自動利得制御器と、前記A/D変換器に接続され、波形等化を行なう波形等化器と、前記波形等化器に接続され、ベースライン制御を行なう制御手段と、前記適応型トランスバーサルフィルタに接続され、LMS(Least Mean Square)アルゴリズムを用いて誤差検出及び補正を行なう検出手段と、前記適応型トランスバーサルフィルタに接続され、最尤復号を行なう復号手段と、前記制御手段に接続され、再生クロックを抽出するタイミングリカバリロジック回路とを備えるので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0024】

本発明の請求項4に係る信号処理装置は、請求項2に記載の信号処理装置において、前記フィルタが、3次以下の次数で構成されたローパスフィルタであるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0025】

本発明の請求項5に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記波形等化器が、構成するフィルタのタップ係数値が可変で、その増幅度を自由に細かく設定可能なものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0026】

本発明の請求項6に係る信号処理装置は、請求項1に記載の信号処理装置において、前記第1の波形等化器及び第2の波形等化器が、入力信号に対して等化係数に応じたフィルタ処理を行なう適応型トランスバーサルフィルタで構成されるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0027】

本発明の請求項7に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記A/D変換器の垂直分解能が、7ビット以下であるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0028】

本発明の請求項8に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、前記復号手段が、ビタビアルゴリズムを用いた復号回路であるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0029】

本発明の請求項9に係る信号処理装置は、請求項1ないし3のいずれかに記載の信号処理装置において、ジッタ値を算出し、前記算出されたジッタ値に基づいて、前記波形等化器の増幅度合いを自動的に調整する調整手段を備えるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0030】

本発明の請求項10に係る信号処理装置は、請求項2または3のいずれかに記載の信号処理装置において、前記記録媒体が、光ディスクメディアであるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0031】

本発明の請求項11に係る信号処理装置は、請求項2または3のいずれかに記載の信号

処理装置において、前記記録媒体が、磁気ディスクメディアであるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0032】

本発明の請求項12に係る信号処理装置は、請求項2または3のいずれかに記載の信号処理装置において、前記記録媒体が、半導体メモリであるものとしたので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【0033】

本発明の請求項13に係る信号処理方法は、PRML (Partial Response Maximum Likelihood) 方式を用いる信号処理方法において、時間軸方向のデータ最適化と、振幅方向のデータ最適化とを、それぞれ異なる波形等化器を用いて行なうので、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるという効果がある。

【発明を実施するための最良の形態】

【0034】

以下、本発明の実施の形態を、図面を参照しながら説明する。

(実施の形態1)

図1は、本発明の実施の形態1における信号処理装置を示すブロック図である。

【0035】

図に示されるように、本実施の形態1における信号処理装置は、A/D変換器4、第1の波形等化器14、第2の波形等化器15、最尤復号を行なう最尤復号器 (ML: Maximum Likelihood) 16、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路であるタイミングリカバリロジック (TRL: Timing Recovery Logic) 11、D/A変換器12、及び電圧制御発振器 (VCO: Voltage Controlled Oscillator) 13から構成されている。

【0036】

以下に、信号処理方法について説明する。

本実施の形態1による信号処理装置は、デジタル情報をPRML (Partial Response Maximum Likelihood) 方式にて再生する。

【0037】

A/D変換器4によりデジタル信号に変換された信号は、時間軸方向のデータ最適化を行なうクロック抽出系では、第1の波形等化器14により所望のブースト値を参照して信号が増幅される。この増幅されたデータは、タイミングリカバリロジック11に入力される。タイミングリカバリロジック11はPLL (Phase Locked Loop) 回路を含んでおり、電圧制御発振器13を用いて再生信号に同期した再生クロック (チャネルクロック) を生成する。また、振幅方向のデータ最適化を行なうデータ処理系では、第2の波形等化器15により特定帯域の信号増幅と波形等化とが行なわれ、最尤復号器16にて最尤復号が行なわれる。

【0038】

例えばDVDに記録されているデジタル信号はRLL (2, 10) というある制約をもっている (RLL: Run Length Limited)。これは1と1との間にある0の数が最大で10個連続し、最小では2個連続することを意味している。このような最小個数の場合、信号振幅が小さく読み取りにくい現象が発生するので第1の波形等化器14及び第2の波形等化器15で信号を増幅および補正して波形等化を行なう。

【0039】

このような本実施の形態1における信号処理装置及び信号処理方法は、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができる。

【0040】

(実施の形態2)

図2は、本発明の実施の形態2における信号処理装置を示すブロック図である。

【0041】

図に示されるように、本実施の形態2における信号処理装置は、光ディスクメディアや

、磁気ディスクメディア、半導体メモリ等の記録媒体1、可変利得器（VGA：Variable Gain Amplifier）2、3次以下の次数で構成されたアナログフィルタであるローパスフィルタ（LPF：Low Pass Filter）3、A/D変換器4、自動利得制御器（AGC：Auto Gain Control）5、所望のブースト値を参照して信号増幅する波形等化器（DEQ：Digital Equalizer）6、ベースライン調整器7、適応型トランスバーサルフィルタ（FIR：Finite Impulse Response）8、最小自乗平均処理を行なうLMS（Least Mean Square）10、ビタビアルゴリズムを用いて誤り訂正を行なうビタビ復号器9、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路であるタイミングリカバリロジック（TRL：Timing Recovery Logic）11、D/A変換器12、及び電圧制御発振器（VCO：Voltage Controlled Oscillator）13から構成される。

【0042】

以下に、信号処理方法について説明する。

本実施の形態2による信号処理装置は、記録媒体に記録されているデジタル情報をPML方式にて再生する。

【0043】

記録媒体1から読み出された信号は、その振幅が所望の大きさになるように可変利得器2、自動利得制御器5により自動的に調節され、ローパスフィルタ3にて高域雑音が除去される。ローパスフィルタ3にて高域雑音を除去された信号は、A/D変換器4にて所望の垂直分解能（例えば、7ビット以下）でデジタルデータ化される。

【0044】

時間軸方向のデータ最適化を行なうクロック抽出系では、変換されたデジタルデータは波形等化器6にて特定帯域が増幅される。ベースライン調整器7は、入力された信号に対してどのくらい中心がずれているのか検知し、ずれている値だけDEQ出力とA/D変換器出力とを補正する。この増幅及び補正されたデータがタイミングリカバリロジック11に入力される。タイミングリカバリロジック11はPLL回路を含んでおり、周波数誤差及び位相誤差を算出して周波数及び位相の調整を行ない、電圧制御発振器13への制御信号を生成する。電圧制御発振器13は、この制御信号に基づいて再生信号に同期した再生クロック（チャネルクロック）を出力する。また、振幅方向のデータ最適化を行なうデータ処理系では、A/D変換器出力値に対し、適応型トランスバーサルフィルタ8とLMS10とにより特定帯域の信号増幅が行なわれ、波形等化された信号はビタビ復号器9によって誤り訂正が行なわれる。

【0045】

このような本実施の形態2における信号処理装置及び信号処理方法は、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができる。

【0046】

（実施の形態3）

図3は、本発明の実施の形態3における信号処理装置を示すブロック図である。

【0047】

図に示されるように、本実施の形態3における信号処理装置は、光ディスクメディアや、磁気ディスクメディア、半導体メモリ等の記録媒体1、可変利得器（VGA：Variable Gain Amplifier）2、A/D変換器4、自動利得制御器（AGC：Auto Gain Control）5、所望のブースト値を参照して信号増幅する波形等化器（DEQ：Digital Equalizer）6、ベースライン調整器7、適応型トランスバーサルフィルタ（FIR：Finite Impulse Response）8、最小自乗平均処理を行なうLMS（Least Mean Square）10、ビタビアルゴリズムを用いて誤り訂正を行なうビタビ復号器9、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路であるタイミングリカバリロジック（TRL：Timing Recovery Logic）11、D/A変換器12、及び電圧制御発振器（VCO：Voltage Controlled Oscillator）13から構成される。

【0048】

以下に、信号処理方法について説明する。

本実施の形態3による信号処理装置は、記録媒体に記録されているデジタル情報をP R M L方式にて再生する。

【0049】

記録媒体1から読み出された信号は、その振幅が所望の大きさになるように可変利得器2、自動利得制御器5により自動的に調節され、A/D変換器4にて所望の垂直分解能（例えば、7ビット以下）でデジタルデータ化される。

【0050】

時間軸方向のデータ最適化を行なうクロック抽出系では、変換されたデジタルデータは波形等化器6にて特定帯域が増幅される。ベースライン調整器7は、入力された信号に対してどのくらい中心がずれているのか検知し、ずれている値だけD E Q出力とA/D変換器出力とを補正する。この増幅及び補正されたデータがタイミングリカバリロジック11に入力される。タイミングリカバリロジック11はPLL回路を含んでおり、周波数誤差及び位相誤差を算出して周波数及び位相の調整を行ない、電圧制御発振器13への制御信号を生成する。電圧制御発振器13は、この制御信号に基づいて再生信号に同期した再生クロック（チャネルクロック）を出力する。また、振幅方向のデータ最適化を行なうデータ処理系では、A/D変換器出力値に対し、適応型トランスバーサルフィルタ8とL M S10とにより特定帯域の信号増幅が行なわれ、波形等化された信号はビタビ復号器9によって誤り訂正が行なわれる。

【0051】

このような本実施の形態3における信号処理装置及び信号処理方法は、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができる。

【0052】

（実施の形態4）

図4は、本発明の実施の形態4における信号処理装置を示すブロック図である。

【0053】

図に示されるように、本実施の形態4における信号処理装置は、光ディスクメディアや、磁気ディスクメディア、半導体メモリ等の記録媒体1、可変利得器（VGA：Variable Gain Amplifier）2、3次以下の次数で構成されたアナログフィルタであるローパスフィルタ（LPF：Low Pass Filter）3、A/D変換器4、自動利得制御器（AGC：Auto Gain Control）5、所望のブースト値を参照して信号増幅する波形等化器（D E Q：Digital Equalizer）6、ベースライン調整器7、適応型トランスバーサルフィルタ（FIR：Finite Impulse Response）8、最小自乗平均処理を行なうL M S（Least Mean Square）10、ビタビアルゴリズムを用いて誤り訂正を行なうビタビ復号器9、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路であるタイミングリカバリロジック（TRL：Timing Recovery Logic）11、D/A変換器12、及び電圧制御発振器（VCO：Voltage Controlled Oscillator）13、図示しないメモリ等に用意されるテーブルに格納されたタップ係数値を参照して波形等化器6のタップ係数を更新する調整器17から構成される。

【0054】

以下に、信号処理方法について説明する。

本実施の形態4による信号処理装置は、記録媒体に記録されているデジタル情報をP R M L方式にて再生する。

【0055】

記録媒体1から読み出された信号は、その振幅が所望の大きさになるように可変利得器2、自動利得制御器5により自動的に調節され、ローパスフィルタ3にて高域雑音が除去される。ローパスフィルタ3にて高域雑音を除去された信号は、A/D変換器4にて所望の垂直分解能（例えば、7ビット以下）でデジタルデータ化される。

【0056】

時間軸方向のデータ最適化を行なうクロック抽出系では、変換されたデジタルデータは波形等化器6にて特定帯域が増幅される。ベースライン調整器7は、入力された信号に

対してどのくらい中心がずれているのか検知し、ずれている値だけD E Q出力とA／D変換器出力とを補正する。この増幅及び補正されたデータがタイミングリカバリロジック11に入力される。調整器17は、ベースライン調整器7にて補正されたD E Q出力に基づいてジッタ値を算出し、そのジッタ値が最小になるように波形等化器6のタップ係数を自動的に更新する。タイミングリカバリロジック11はPLL回路を含んでおり、周波数誤差及び位相誤差を算出して周波数及び位相の調整を行ない、電圧制御発振器13への制御信号を生成する。電圧制御発振器13は、この制御信号に基づいて再生信号に同期した再生クロック（チャネルクロック）を出力する。また、振幅方向のデータ最適化を行なうデータ処理系では、A／D変換器出力値に対し、適応型トランスバーサルフィルタ8とLMS10とにより特定帯域の信号増幅が行なわれ、波形等化された信号はビタビ復号器9によって誤り訂正が行なわれる。

【0057】

このような本実施の形態4による信号処理装置及び信号処理方法は、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができる。

【産業上の利用可能性】

【0058】

本発明に係る信号処理装置、及び信号処理方法は、ジッタ成分の低減と、エラー率の低減とを同時に行なうことができるので、例えばDVDの再生装置等として有用である。また磁気記録装置や半導体メモリ等の用途にも応用できる。

【図面の簡単な説明】

【0059】

【図1】本発明の実施の形態1における信号処理装置を示すブロック図である。

【図2】本発明の実施の形態2における信号処理装置を示すブロック図である。

【図3】本発明の実施の形態3における信号処理装置を示すブロック図である。

【図4】本発明の実施の形態4における信号処理装置を示すブロック図である。

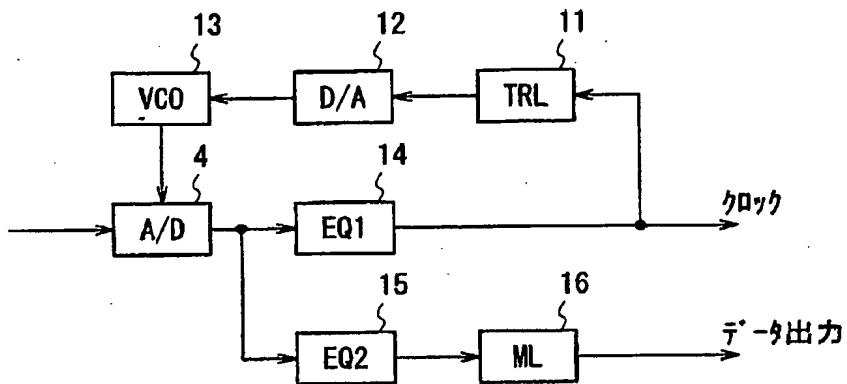
【図5】従来の信号処理装置を示すブロック図である。

【符号の説明】

【0060】

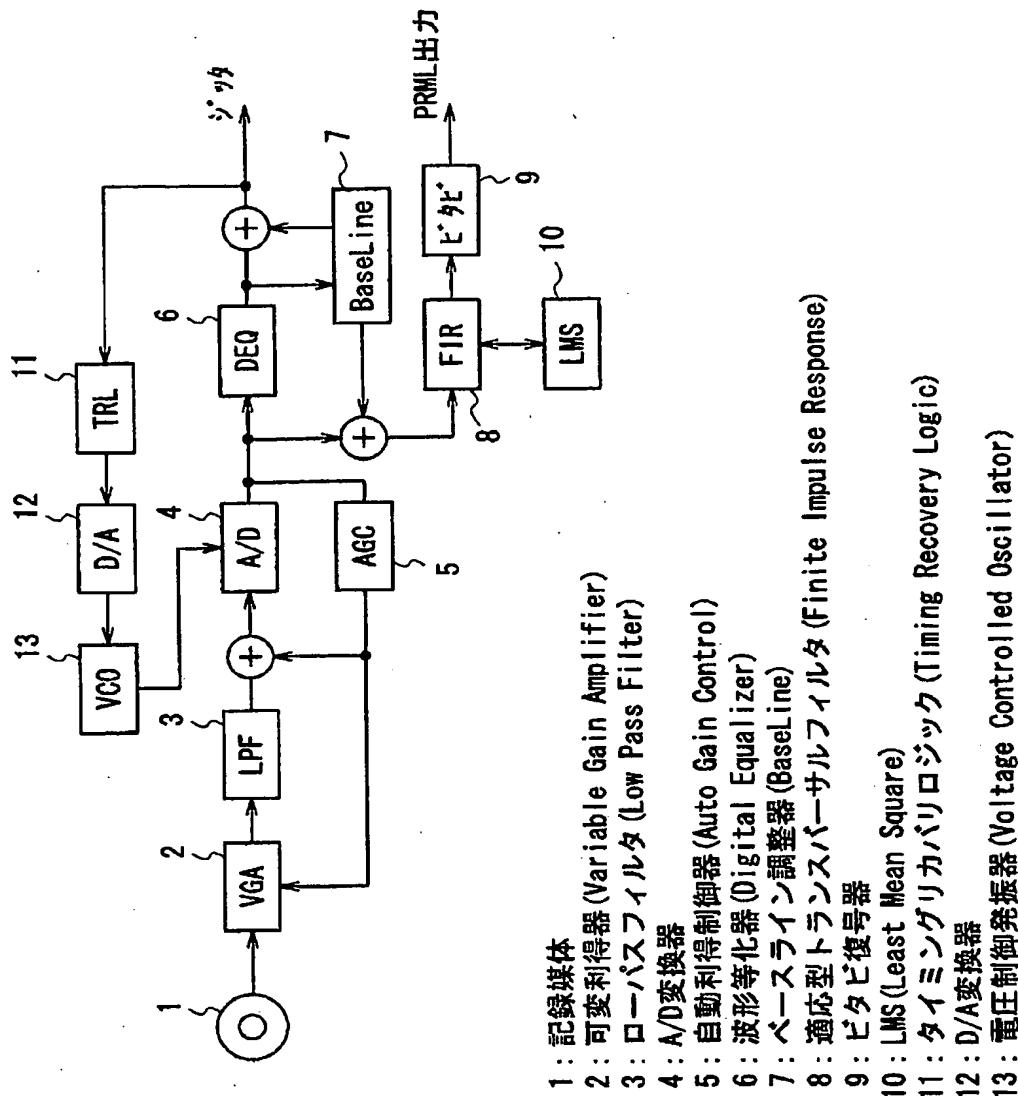
- 1, 101 記録媒体
- 2, 102 可変利得器
- 3, 103 ローパスフィルタ
- 4, 104 A／D変換器
- 5, 105 自動利得制御器
- 6, 106 波形等化器
- 7, 107 ベースライン調整器
- 8, 108 適応型トランスバーサルフィルタ
- 9, 109 ビタビ復号器
- 10, 110 LMS
- 11, 111 タイミングリカバリロジック
- 12, 112 D／A変換器
- 13, 113 電圧制御発振器
- 14 第1の波形等化器
- 15 第2の波形等化器
- 16 最尤復号器
- 17 調整器

【書類名】図面
【図1】

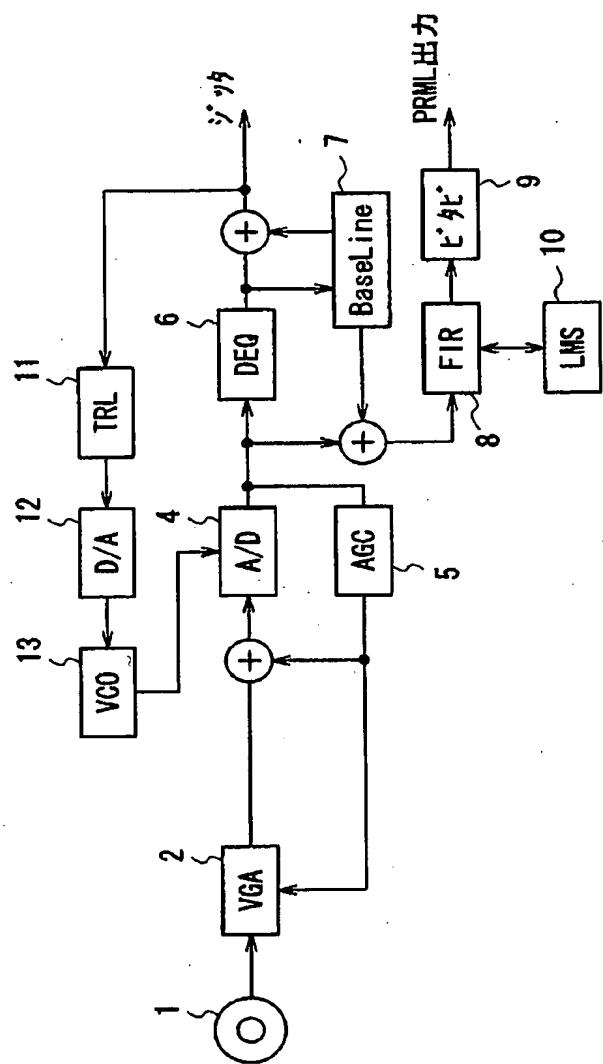


4 : A/D変換器
 11 : タイミングリカバリロジック (Timing Recovery Logic)
 12 : D/A変換器
 13 : 電圧制御発振器 (Voltage Controlled Oscillator)
 14 : 第1の波形等化器
 15 : 第2の波形等化器
 16 : 最尤復号器 (Maximum Likelihood)

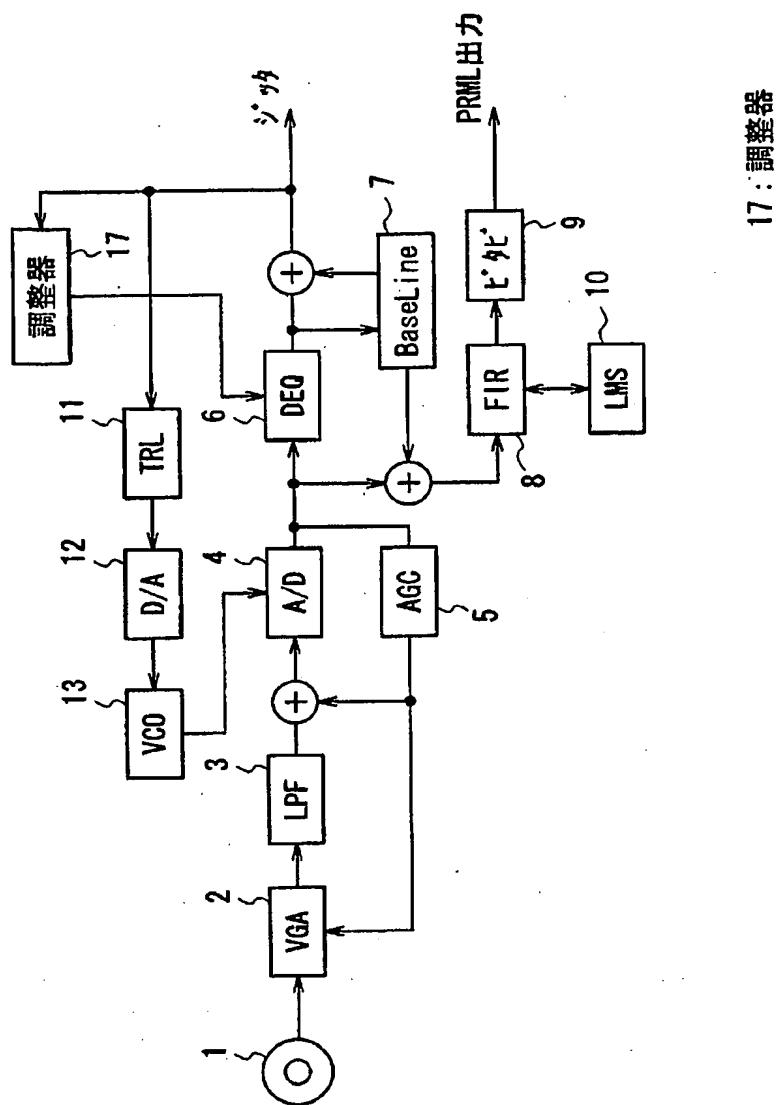
【図 2】



【図3】

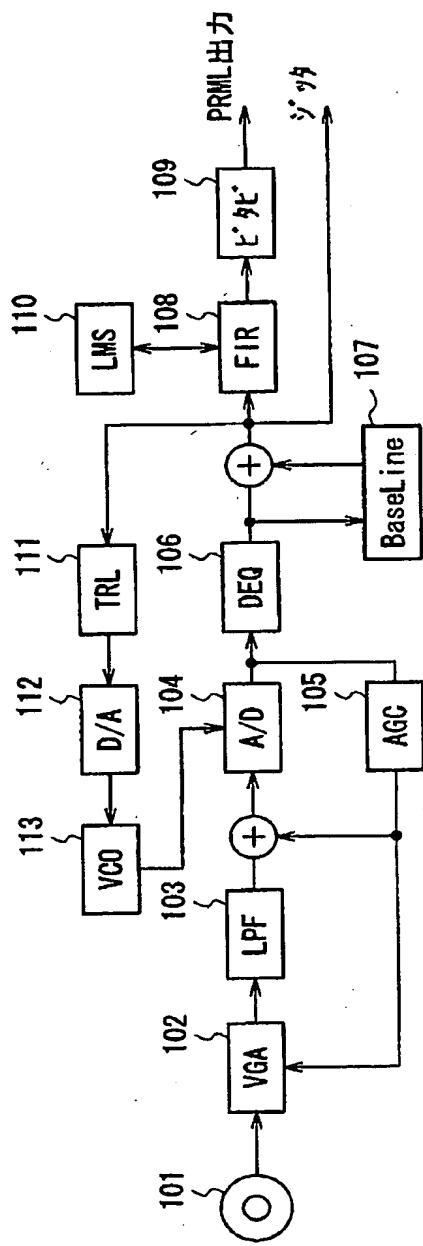


【図4】



17：調整器

【図5】



101：記録媒体
 102：可変利得器 (Variable Gain Amplifier)
 103：ローパスフィルタ (Low Pass Filter)
 104：A/D変換器
 105：自動利得制御器 (Auto Gain Control)
 106：波形等化器 (Digital Equalizer)
 107：ベースライン調整器 (BaseLine)
 108：適応型トランスマーサルフィルタ (Finite Impulse Response)
 109：ビタビ復号器
 110：LMS (Least Mean Square)
 111：タイミングリカバリロジック (Timing Recovery Logic)
 112：D/A変換器
 113：電圧制御発振器 (Voltage Controlled Oscillator)

【書類名】要約書

【要約】

【課題】 ジッタ成分の低減と、エラー率の低減とを同時に行なうことのできる信号処理装置、及び信号処理方法を提供する。

【解決手段】 PRML (Partial Response Maximum Likelihood) 方式で信号を処理する信号処理装置において、アナログ信号をデジタル信号に変換するA/D変換器と、A/D変換器に接続され、信号の特定帯域を増幅しクロック抽出系のデータを最適化する第1の波形等化器と、A/D変換器に接続され、信号の特定帯域を増幅するとともに波形等化を行ないデータ処理系のデータを最適化する第2の波形等化器と、第1の波形等化器に接続された、再生クロックを抽出するタイミングリカバリロジック回路と、第2の波形等化器に接続され、データを復号する復号手段とを備える。

【選択図】 図1

特願 2004-015926

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社

出証番号 出証特2005-3011512